



دانشگاه سمنان
Semnan University
پردیس فرزانهان

بسمه تعالی



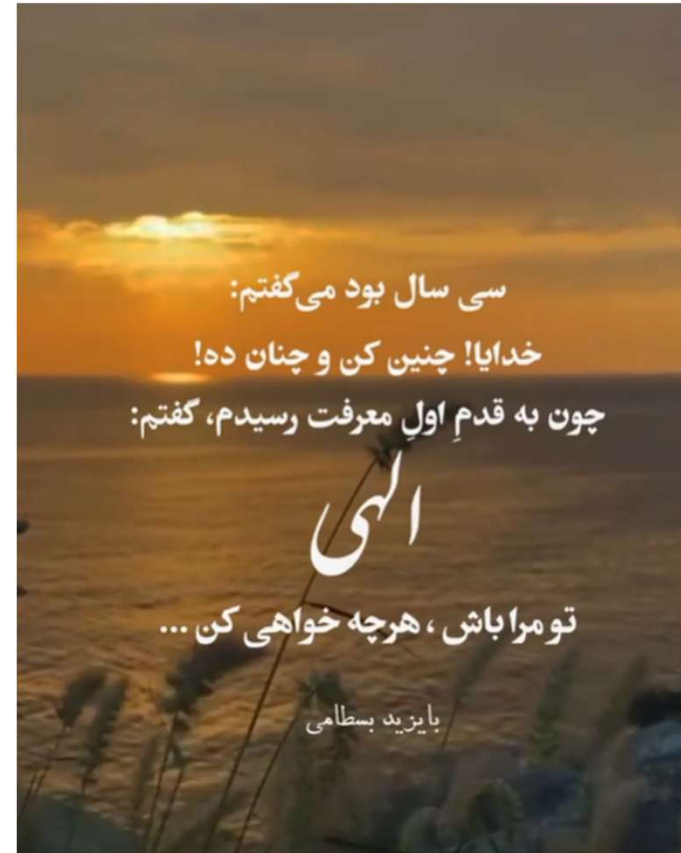
دانشگاه سمنان
Semnan University
پردیس فرزانهان

مناجات خواجه عبدالله انصاری

بارالها...
از کوی تو بیرون نشود، پای خیالم
نکند فرق به حالم
چه برانی، چه بخوانی...
چه به اوجم برسانی
چه به خاکم بکشانی...

نه من آنم که برنجم
نه تو آنی که برانی...
نه من آنم که ز فیض نگهت چشم بیوشم
نه تو آنی که گدا را ننوازی به نگاهی
در اگر باز نگردد...
نروم باز به جایی
پشت دیوار نشینم چو گدا بر سر راهی

** به غیر از تو نخواهم
چه بخواهی چه نخواهی
باز کن در که جز این خانه مرا نیست پناهی



مدارهای منطقی

فصل ششم

مدارهای منطقی ترتیبی

شمارنده ها و شیفت رجیسترها

طراحی (سنتز) مدارهای ترتیبی سنکرون (شمارنده‌ها)

شمارنده (Counter) مداری است که پالس‌های ورودی را به طور منظم یا غیرمنظم شمارش می‌کند و به دو دسته تقسیم می‌شوند:

- الف - **شمارنده‌های سنکرون (Synchronous)** که سیگنال clock به همه فلیپ‌فلاپ‌ها اعمال می‌شود.
- ب- **شمارنده آسنکرون (Asynchronous)** که در آن سیگنال clock فقط به اولین فلیپ‌فلاپ وارد می‌شود. در این نوع شمارنده‌ها تغییر خروجی یک یا تعدادی فلیپ‌فلاپ باعث راه‌اندازی بقیه فلیپ‌فلاپ‌ها می‌شود؛ به بیان دیگر، ورودی پالس ساعت بعضی فلیپ‌فلاپ‌ها از خروجی بقیه فلیپ‌فلاپ‌ها می‌آید.

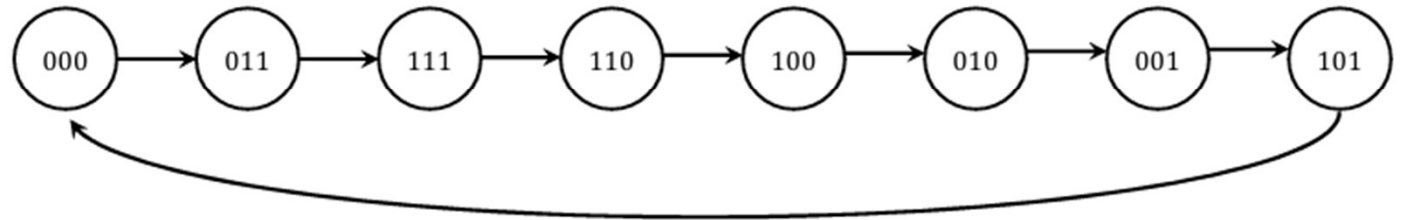
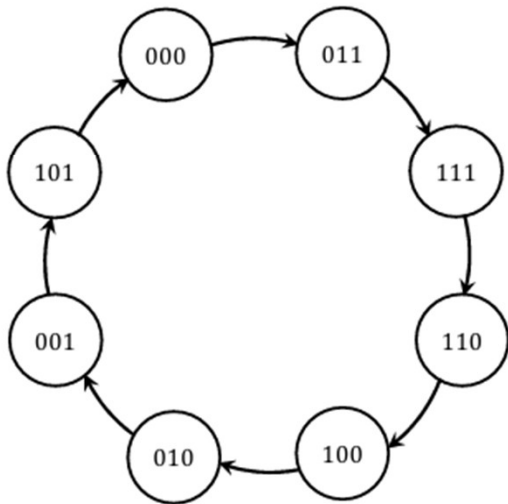


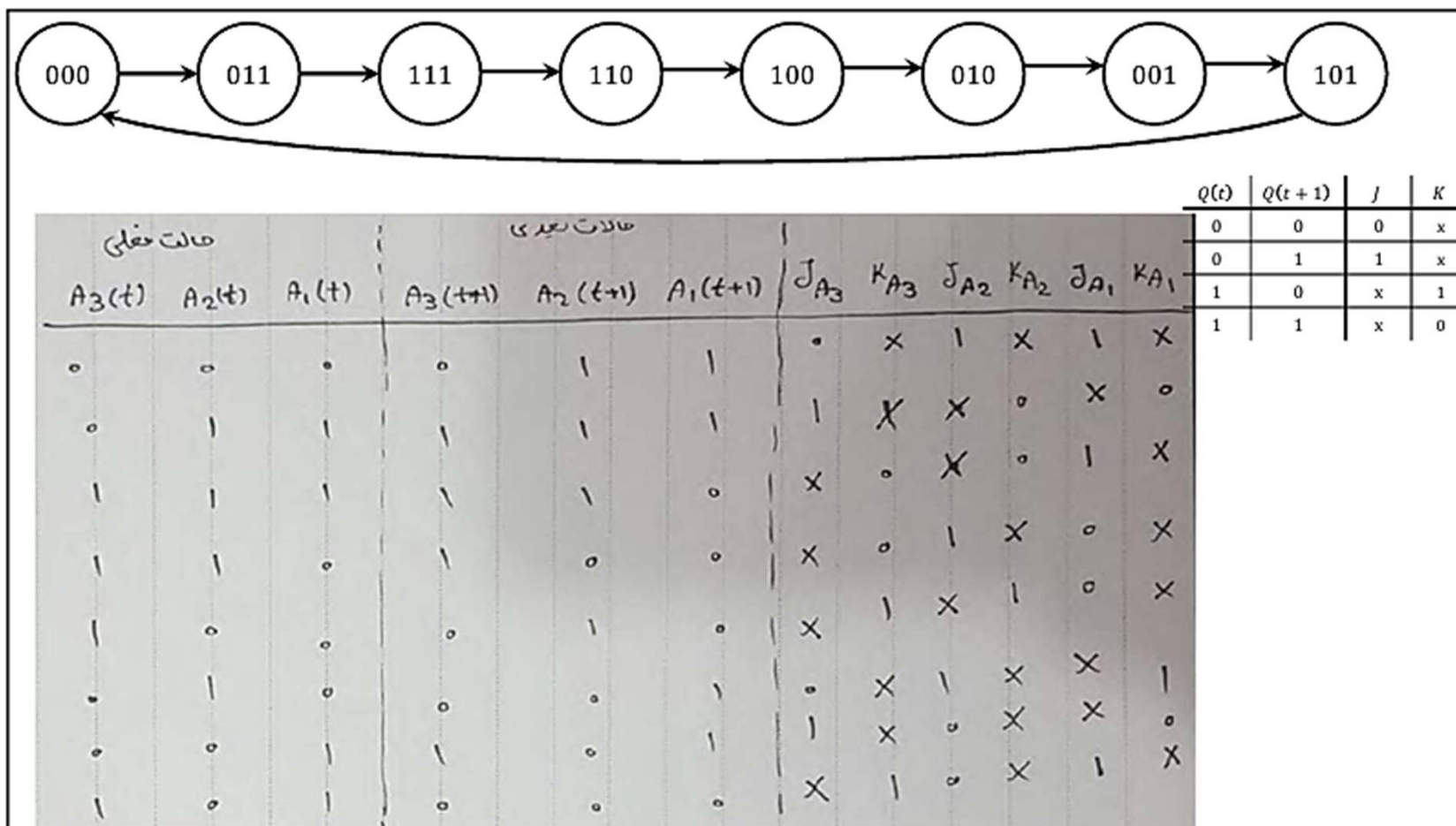
مثال: با فیلپ فلاپ JK شمارنده ای طراحی کنید که به صورت زیر عمل کند:

```

graph TD
    0 --> 3
    3 --> 7
    7 --> 6
    6 --> 4
    4 --> 2
    2 --> 1
    1 --> 5
    5 --> 0

```







$$J_{A_3} = f(A_3(t), A_2(t), A_1(t)) = ?$$

$A_3 \backslash A_2$	00	01	11	10
0		X	X	
1	1	1	X	X

$$J_{A_3} = A_3$$

$$K_{A_3} = ?$$

$$J_{A_2} = ?$$

$$K_{A_2} = ?$$

$$J_{A_1} = ?$$

$$K_{A_1} = ?$$

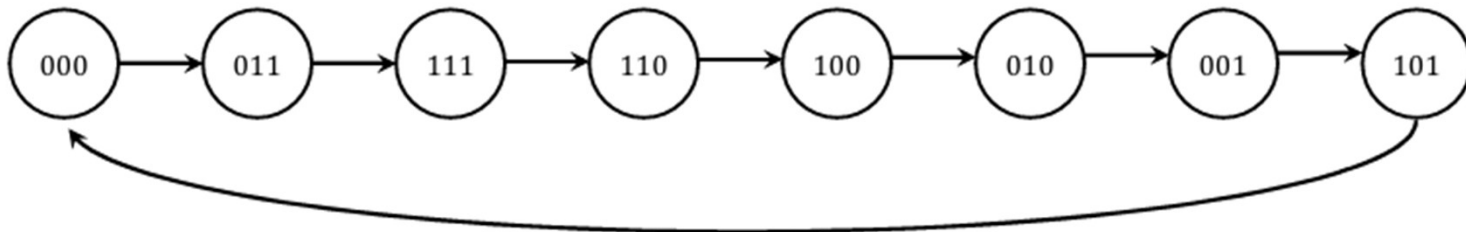


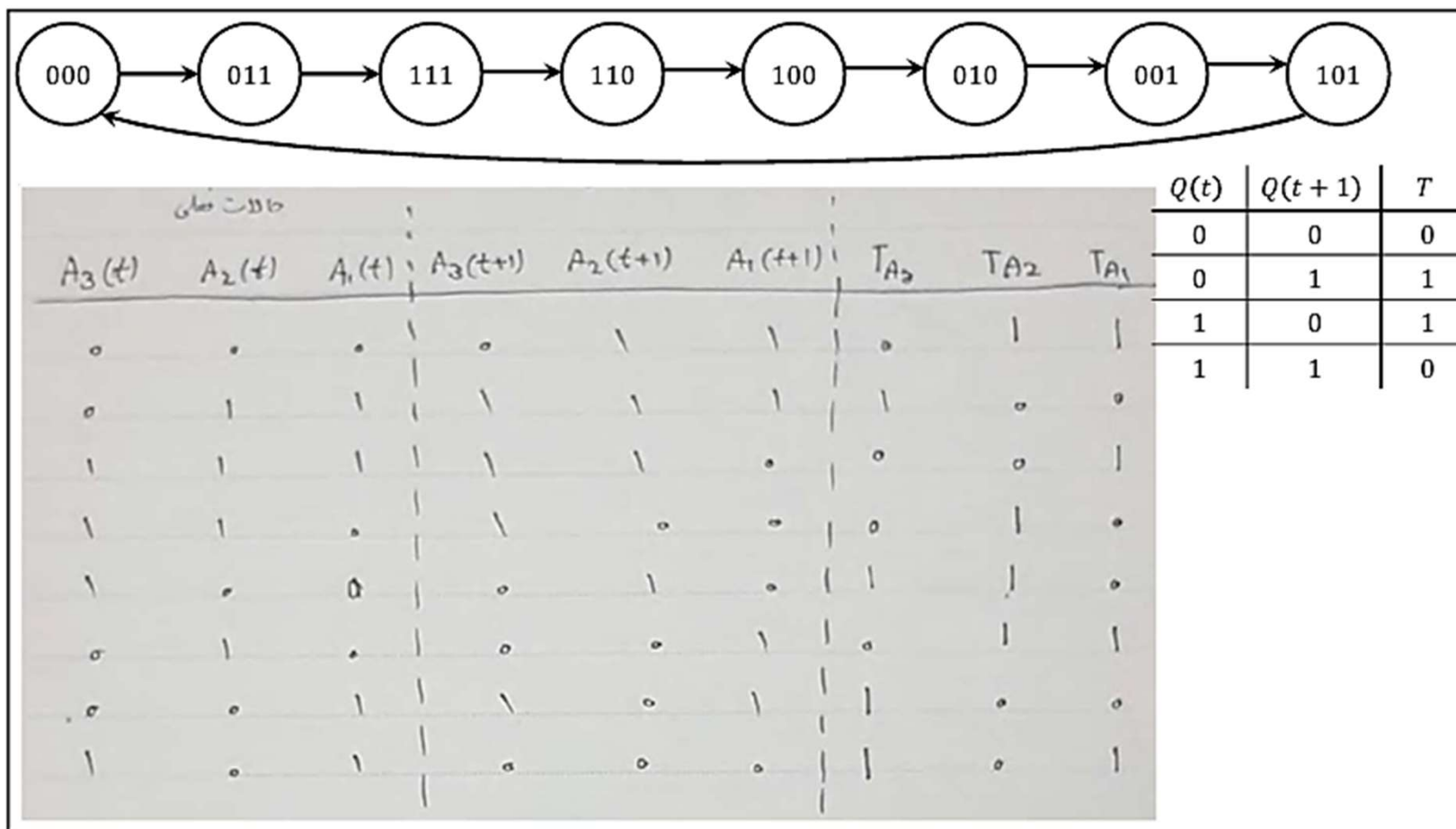


طراحی (سنتز) مدارهای ترتیبی سنکرون (شمارنده‌ها)

مثال: شمارنده مثال قبل را با فلیپ‌فلاپ T طراحی کنید:

0 → 3 → 7 → 6 → 4 → 2 → 1 → 5 → 0





$Q(t)$	$Q(t+1)$	T
0	0	0
0	1	1
1	0	1
1	1	0



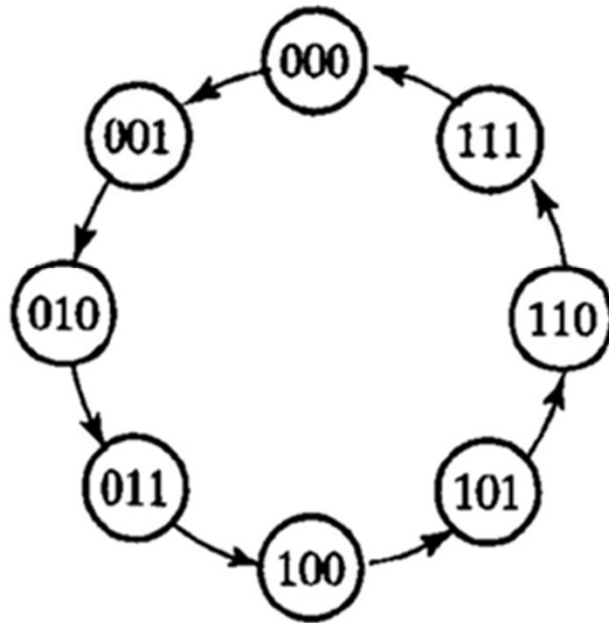
دانشگاه سمنان

دانشگاه سمنان

Semnan University

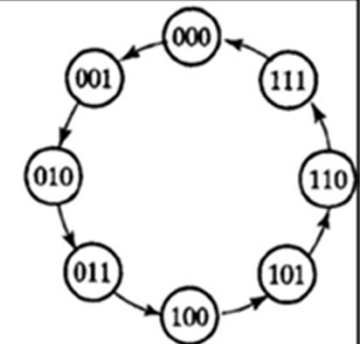
پردیس فرازانگان

مثال: شمارنده زیر را با فلیپ فلاپ T طراحی کنید:





حالت فعلی			حالت بعدی			ورودی‌های فلیپ فلاپ		
A_2	A_1	A_0	A_2	A_1	A_0	T_{A2}	T_{A1}	T_{A0}
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	1
0	1	0	0	1	1	0	0	1
0	1	1	1	0	0	1	1	1
1	0	0	1	0	1	0	0	1
1	0	1	1	1	0	0	1	1
1	1	0	1	1	1	0	1	1
1	1	1	0	0	0	1	1	1



$Q(t)$	$Q(t+1)$	T
0	0	0
0	1	1
1	0	1
1	1	0



حالت فعلی			حالت بعدی			ورودی‌های فلیپ فلاپ		
A_2	A_1	A_0	A_2	A_1	A_0	T_{A2}	T_{A1}	T_{A0}
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	1
0	1	0	0	1	1	0	0	1
0	1	1	1	0	0	1	1	1
1	0	0	1	0	1	0	0	1
1	0	1	1	1	0	0	1	1
1	1	0	1	1	1	0	1	1
1	1	1	0	0	0	1	1	1

$$T_{A2} = A_1 A_0$$

A_1			
		1	
A_2 {		1	

$$T_{A1} = A_0$$

	1	1	
	1	1	

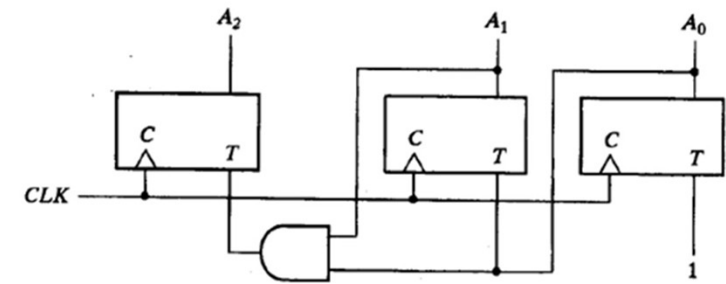
$$T_{A0} = 1$$

1	1	1	1
1	1	1	1

$$T_{A2} = A_1 A_0$$

$$T_{A1} = A_0$$

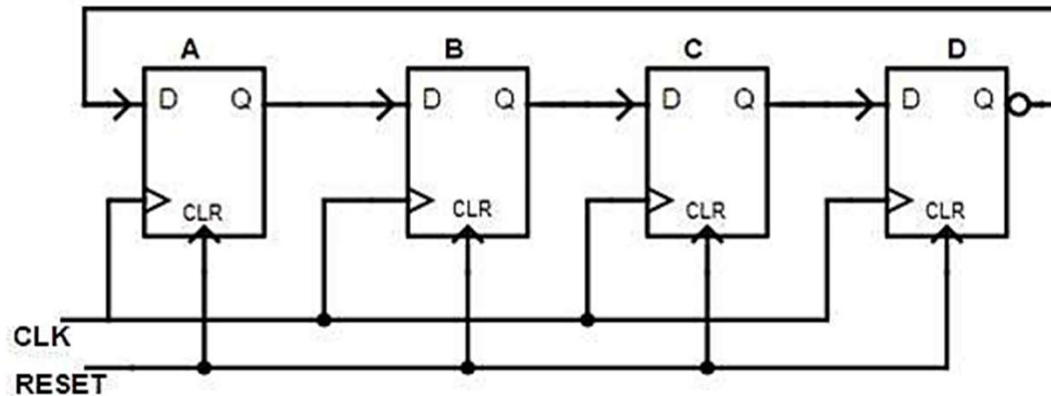
$$T_{A0} = 1$$





شمارنده حلقوی

شمارنده حلقوی از تعدادی فلیپ فلاپ D تشکیل شده که به صورت سریال به هم متصل هستند و خروجی هر فلیپ فلاپ به ورودی فلیپ فلاپ بعدی متصل است و همچنین خروجی آخرین فلیپ فلاپ به ورودی اولین فلیپ فلاپ متصل است.

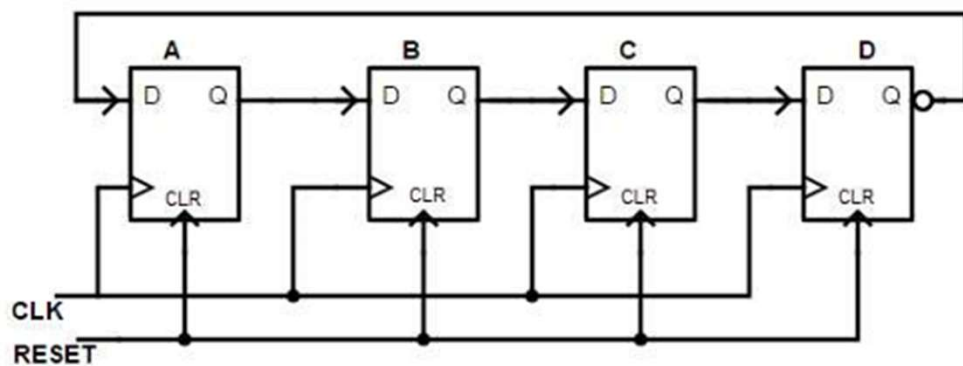


Q_0	Q_1	Q_2	Q_3
1	0	0	0
0	1	0	0
0	0	1	0
0	0	0	1

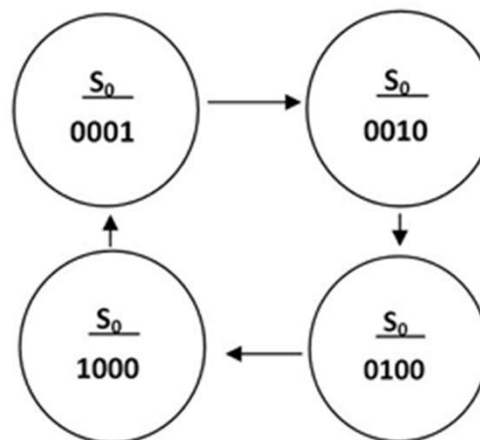


دانشگاه سمنان
Semnan University
پردیس فیروزانگان

شمارنده حلقوی



Q_0	Q_1	Q_2	Q_3
1	0	0	0
0	1	0	0
0	0	1	0
0	0	0	1

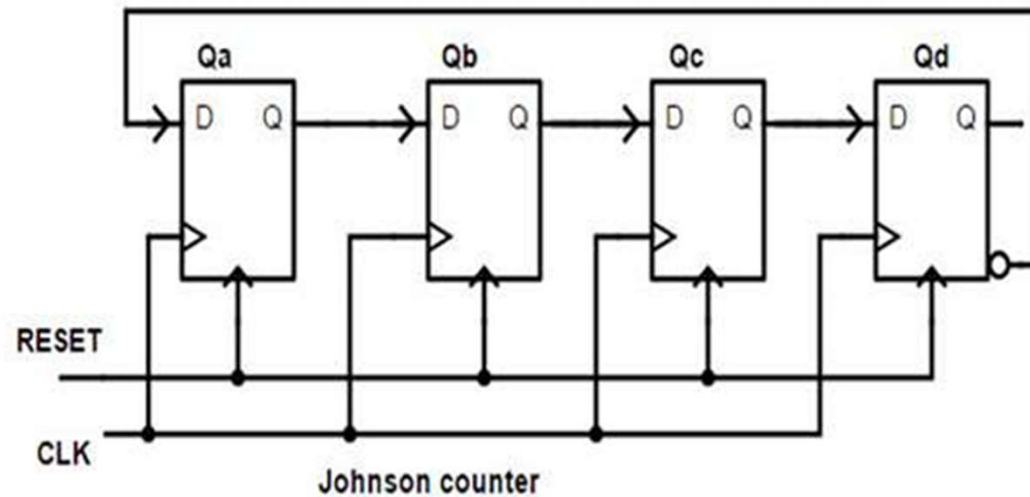




شمارنده جانسون

شمارنده جانسون همانند شمارنده حلقوی است با این تفاوت که **مکمل خروجی** آخرین فلیپ فلاپ به ورودی

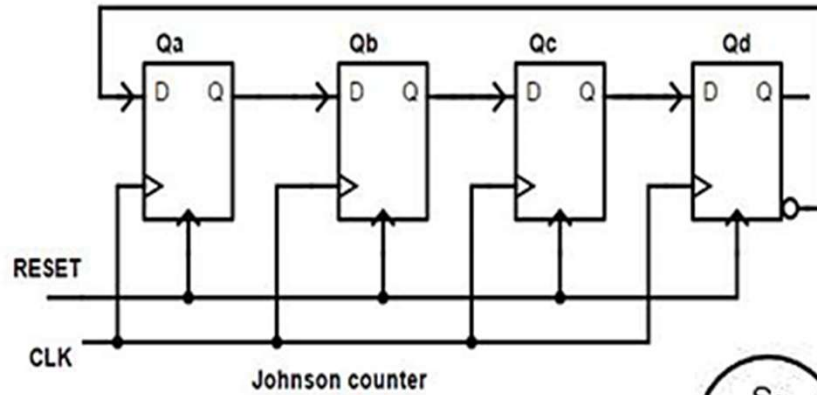
اولین فلیپ فلاپ متصل است.



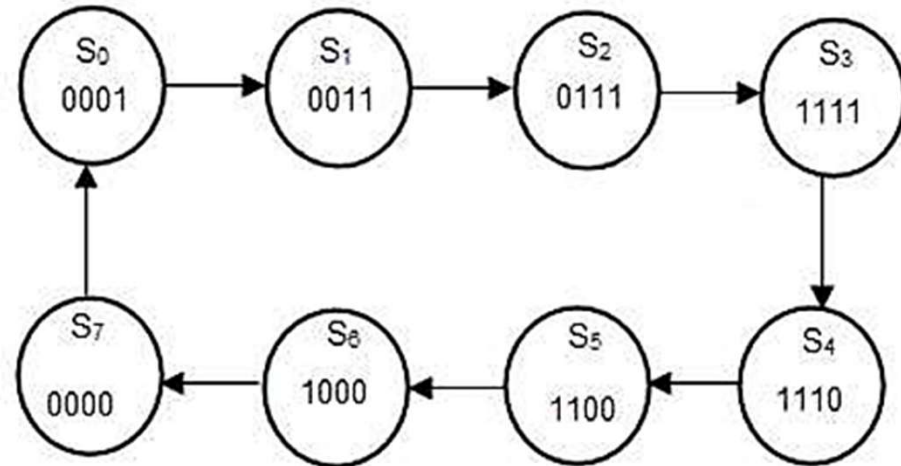
Q_A	Q_B	Q_C	Q_D
0	0	0	0
1	0	0	0
1	1	0	0
1	1	1	0
1	1	1	1
0	1	1	1
0	0	1	1
0	0	0	1
repeat			

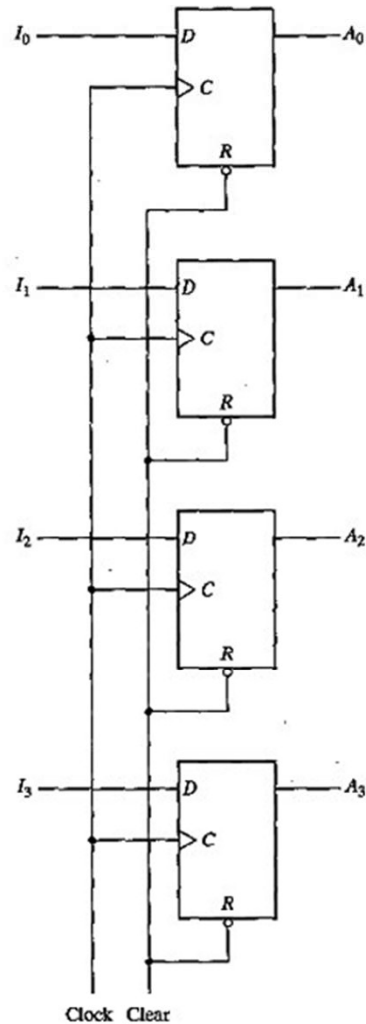


شمارنده جانسون



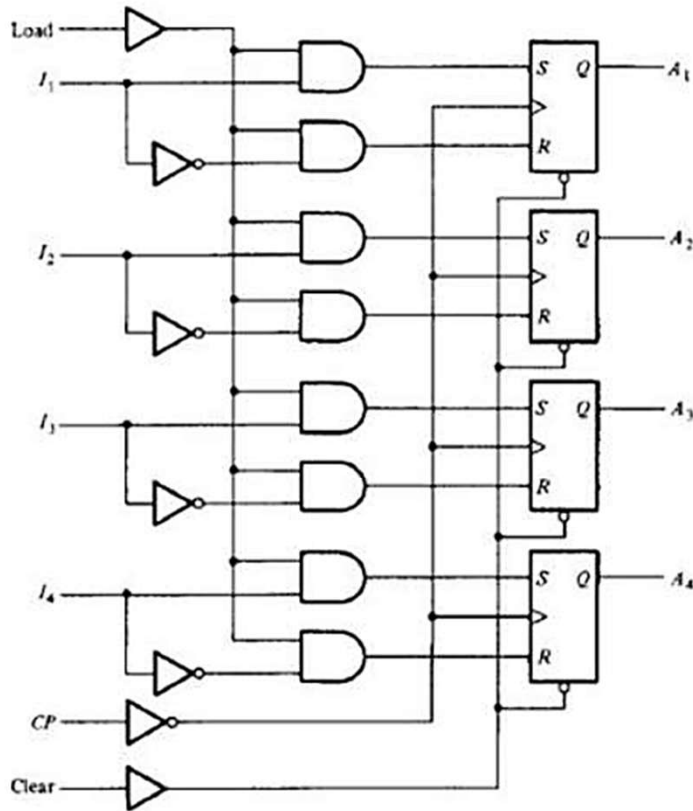
Q_A	Q_B	Q_C	Q_D
0	0	0	0
1	0	0	0
1	1	0	0
1	1	1	0
1	1	1	1
0	1	1	1
0	0	1	1
0	0	0	1
repeat			





رجیسترها و شیفترجیسترها

ثبات‌ها مجموعه‌ای از سلول‌های حافظه هستند که می‌توانند اطلاعات باینری را در خود نگه دارند یک ثبات n بیتی از n فلیپ‌فلاپ تشکیل شده است ساده‌ترین نوع ثبات ممکن است فقط شامل تعدادی فلیپ‌فلاپ باشد و هیچگونه گیت خارجی در آن به کار نرفته باشد.

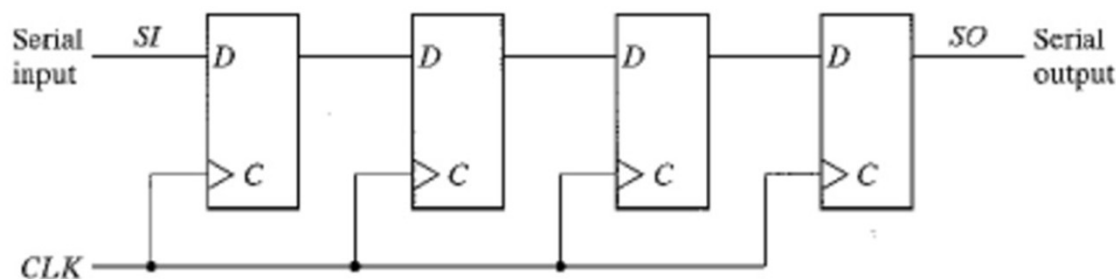




رجیسترها و شیفترجیسترها

یک رجیستر که قادر است اطلاعات باینری خود را به سمت چپ یا راست انتقال دهد یک شیفتر رجیستر (Shift Register) نام دارد.

ساختار منطقی یک شیفتر رجیستر را زنجیره‌ای از فلیپ‌فلاپ‌های متصل به هم تشکیل می‌دهند به طوری که خروجی یک فلیپ‌فلاپ به ورودی فلیپ‌فلاپ دیگر متصل است و همه این فلیپ‌فلاپ پالس ساعت مشترکی را دریافت می‌کنند.



رجیسترها و شیفت رجیسترها

معمولاً شیفت رجیسترها را به چهار دسته زیر تقسیم می کنند:

Serial In Serial Out (SISO) (۱)

Serial In Parallel Out (SIPO) (۲)

Parallel In Serial Out (PISO) (۳)

Parallel In Parallel Out (PIPO) (۴)

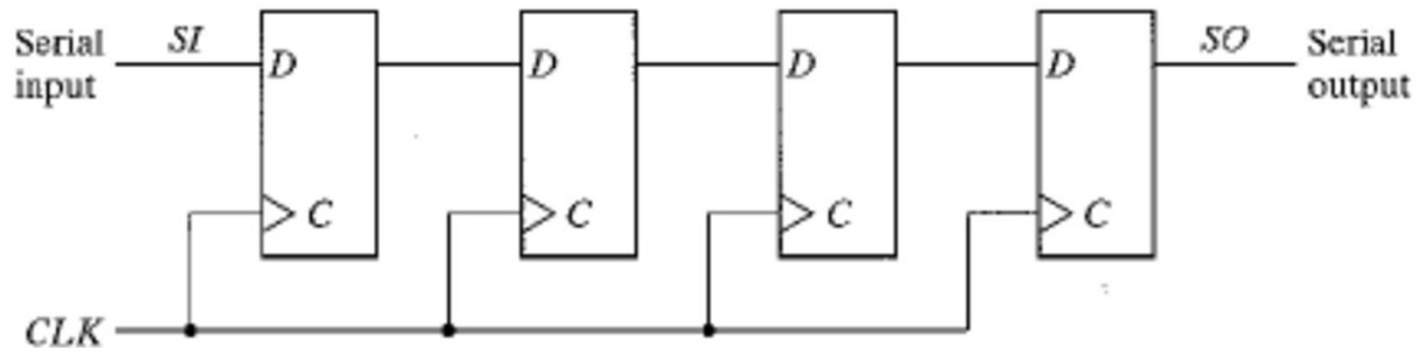


دانشگاه سمنان
Semnan University
پردیس فیروزانگان

رجیسترها و شیفترجیسترها

Serial In Serial Out (SISO)

یک ورودی سریال و یک خروجی سریال دارد.

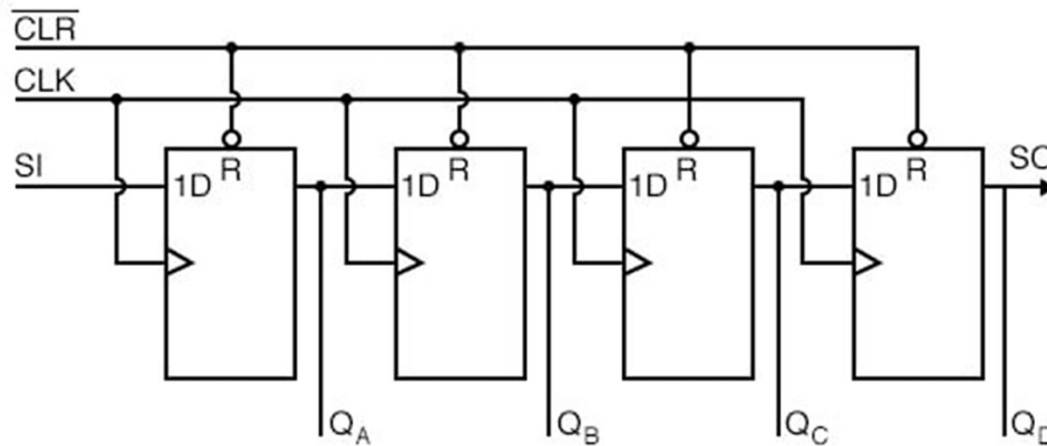




رجیسترها و شیفترجیسترها

Serial In Parallel Out (SIPO)

اگر هر چهار خروجی فلیپ فلاپ ها را به عنوان خروجی انتخاب کنیم.



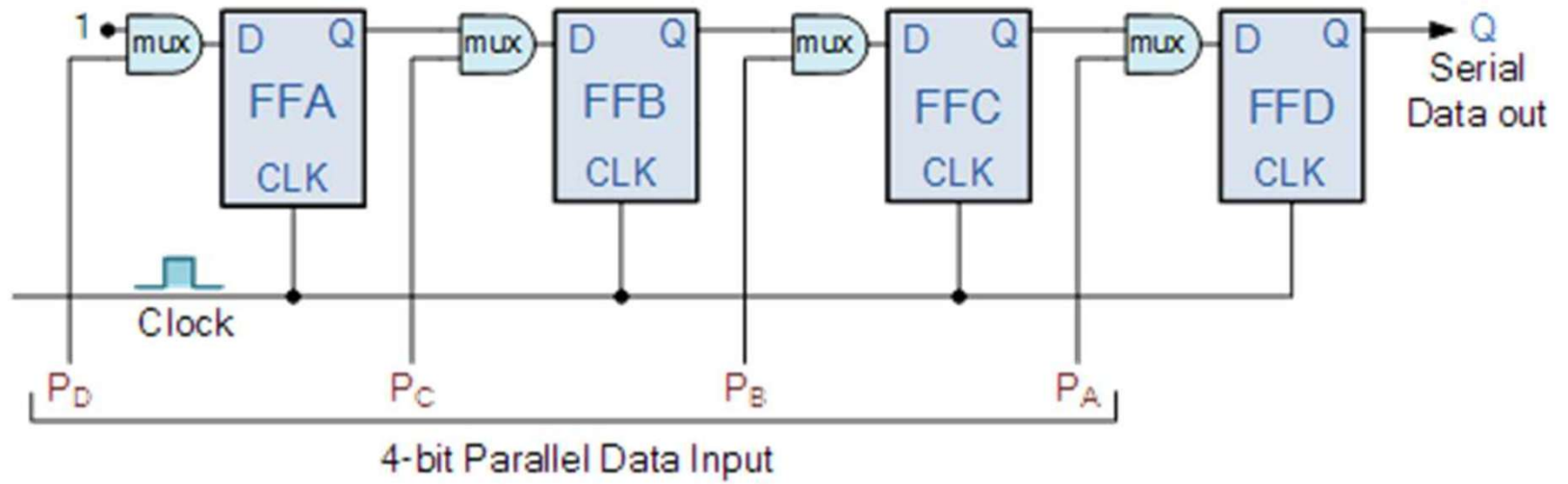
Serial-in/ Parallel-out shift register details



رجیسترها و شیفت رجیسترها

Parallel In Serial Out (PISO)

ورودی موازی به همه فلیپ فلاپ ها اعمال می شود و خروجی از یک فلیپ فلاپ گرفته می شود.

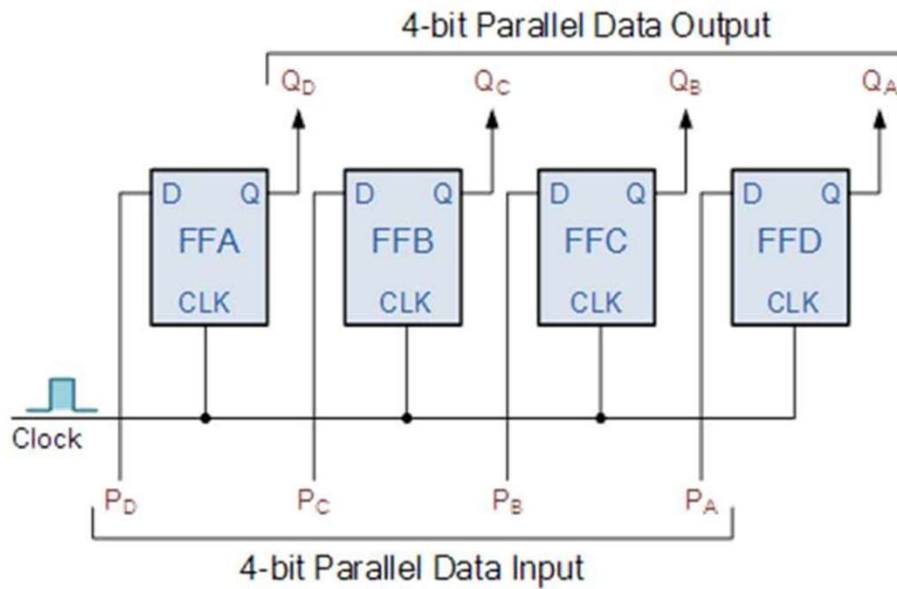




رجیسترها و شیفت رجیسترها

Parallel In Parallel Out (PIPO)

همه ورودی‌ها به همه فلیپ‌فلاپ‌ها داده شود و از همه فلیپ‌فلاپ‌ها گرفته شود.



رجیسترها و شیفت رجیسترها

انتقال سری

اگر در یک سیستم دیجیتال اطلاعات یک بیت یک بیت انتقال یابد می‌گوییم سیستم در وضعیت یا مد سری (Serial) کار می‌کند.

محتوای یک شیفت رجیستر به وسیله شیفت دادن بیت‌های آن به ثبات دیگر منتقل می‌شود. لذا به وسیله شیفت دادن اطلاعات، بیت‌ها از یک ثبات مبدأ خارج و به ثبات مقصد دیگری وارد می‌شوند.



دانشگاه سمنان

دانشگاه سمنان

Semnan University

پردیس فرزانهان

هرگز نمیرود آن که دلش زنده شد به عشق
ثبت است بر جریده عالم دوام ما