



به نام ایزدانا

(کاربرگ طرح درس)

تاریخ بهروز رسانی:

پرویس فرزانهان - گروه کامپیوتر

نیمسال اول/دوم سال تحصیلی ۱۴۰۳-۱۴۰۴

نام درس	فارسی: طراحی سیستم‌های دیجیتال	تعداد واحد: ۳	مقطع: کارشناسی ■ کارشناسی ارشد □ دکتری □	
	لاتین: Computer-Aided Digital System Design	پیش‌نیازها و هم‌نیازها: ساختار زبان کامپیوتر، معماری کامپیوتر		
مدرس: فاطمه دارائی	شماره تلفن اتاق: 02333464884			
پست الکترونیکی:	f_daraei@semnan.ac.ir	منزلگاه اینترنتی: https://fdaraei.profile.semnan.ac.ir		
برنامه تدریس در هفته و شماره کلاس: آشنایی با انواع سیستم های برنامه پذیر و پیاده سازی با زبان توصیف سخت افزار VHDL				
اهداف درس: آشنایی با مبانی طراحی سیستم‌های دیجیتال و پیاده‌سازی آن‌ها با استفاده از زبان توصیف سخت‌افزار VHDL برای درک بهتر ساختار و عملکرد سخت‌افزار رایانه				
امکانات آموزشی مورد نیاز:				
نحوه ارزشیابی	فعالیت‌های کلاسی ، تکلیف	پروژه	امتحان میان ترم	امتحان پایان ترم
درصد نمره	۱+۱	۳	۶	۱۰
منابع و مآخذ درس	Circuit Design with VHDL, Volnei A. Pedroni			
	طراحی خودکار مدارهای دیجیتال با FPGA و زبان توصیف سخت افزار VHDL، نویسنده: سید حسن رضی			

بودجه‌بندی درس

شماره هفته آموزشی	مبحث	توضیحات
۱	مقدمات و مفاهیم اولیه	
۲	روش‌های پیاده سازی سخت افزار در سیستم‌های تعبیه شده	
۳	معرفی انواع مدارهای مجتمع قابل برنامه ریزی PAL , PLA	
۴	انواع سوئیچ‌های قابل برنامه ریزی، SRAM ، ترانزیستور با گیت شناور و ...	
۵	مدارهای مجتمع قابل برنامه ریزی CPLD و FPGA	
۶	زبان توصیف سخت افزار VHDL، بلوک پایه و طرح کلی	
۷	ضوابط و نکات عمومی در VHDL، معرفی سیگنال	
۸	معرفی انواع نمایش سیگنال‌ها (Type)	
۹	عملگرها در VHDL	
۹	روش‌های توصیف یا مدلسازی مدارات دیجیتال	
۱۰	مدل سازی Dataflow یا VHDL همروند	
۱۱	توصیف رفتاری	
۱۲	پروسیس یا VHDL ترتیبی	
۱۳	عبارات شرطی در پروسیس	
۱۴	حلقه loop	
۱۵	کاربرد Constant و نوع Enumerate (توصیف ساختاری)	
۱۶	برنامه VHDL ماشین حالت	